

Kapitel 6: Digitale Reglerrealisierung (DDC)

Lernziele

Wissen,

- warum Regler häufig digital (Mikrorechner, FPGA) realisiert werden,
- welchen Einfluss das digitale Verhalten einer solchen Regeleinrichtung mit ihren Funktionseinheiten (A/D- und D/A-Umsetzer etc.) im Regelkreis hat,
- wie man rechnerisch aus einer analogen PID-Reglergleichung eine näherungsweise entsprechende digitale PID-Reglergleichung (Regelalgorithmus) ableiten kann (Regler-Diskretisierung),
- was man unter einem Stellungs- bzw. Geschwindigkeitsalgorithmus versteht,
- wie man Regelalgorithmen aus analogen Lead-Lag-Reglergleichungen berechnen kann.

Bedeutung für die Lösung regelungstechnischer Aufgabenstellungen (Abschn. 1.5) mit den Projektphasen 1. Aufgabenstellung formulieren, 2. Bestes Reglerverhalten berechnen, 3. Bestes Reglerverhalten technisch realisieren.

Die behandelten Kenntnisse werden in der Praxis häufig angewendet, wenn ein digitaler Regler zu realisieren ist. Denn Spezialwissen über digitale Regelungstechnik ist dabei nicht erforderlich. Stattdessen wird von einer analogen Reglergleichung ausgegangen, die vorgegeben ist oder z.B. mit einer der Methoden von Abschn.5 ermittelt wurde. Mittels der Tabellen der Bilder 6.12 und 6.16 kann aus einer gegebenen analogen Reglergleichung sehr einfach die Gleichung eines in der Wirkung entsprechenden digitalen Reglers ermittelt werden, die in Projektphase 3 direkt als Regelalgorithmus programmiert werden kann. Die verbleibende Unbekannte ist die Abtastperiode T , die nicht beliebig klein sein sollte. Daher kann die digitale Reglergleichung bereits in

- Projektphase 2 verwendet werden, um den Einfluss der Abtastperiode T auf die Regelgüte zu berechnen bzw. zu simulieren, um T gerade so klein zu wählen, das die Anforderungen aus Projektphase 1 noch erfüllt sind. Dazu sind zusätzlich die Inhalte der folgenden Abschnitte 7 und 9 erforderlich.
- Projektphase 3: In dieser Phase wird der Regelalgorithmus in der digitalen Regeleinrichtung programmiert. Falls aus Projektphase 2 keine Bestimmung einer optimalen Abtastperiode T vorliegt, können die Faustregeln von Bild 9.3 herangezogen werden.