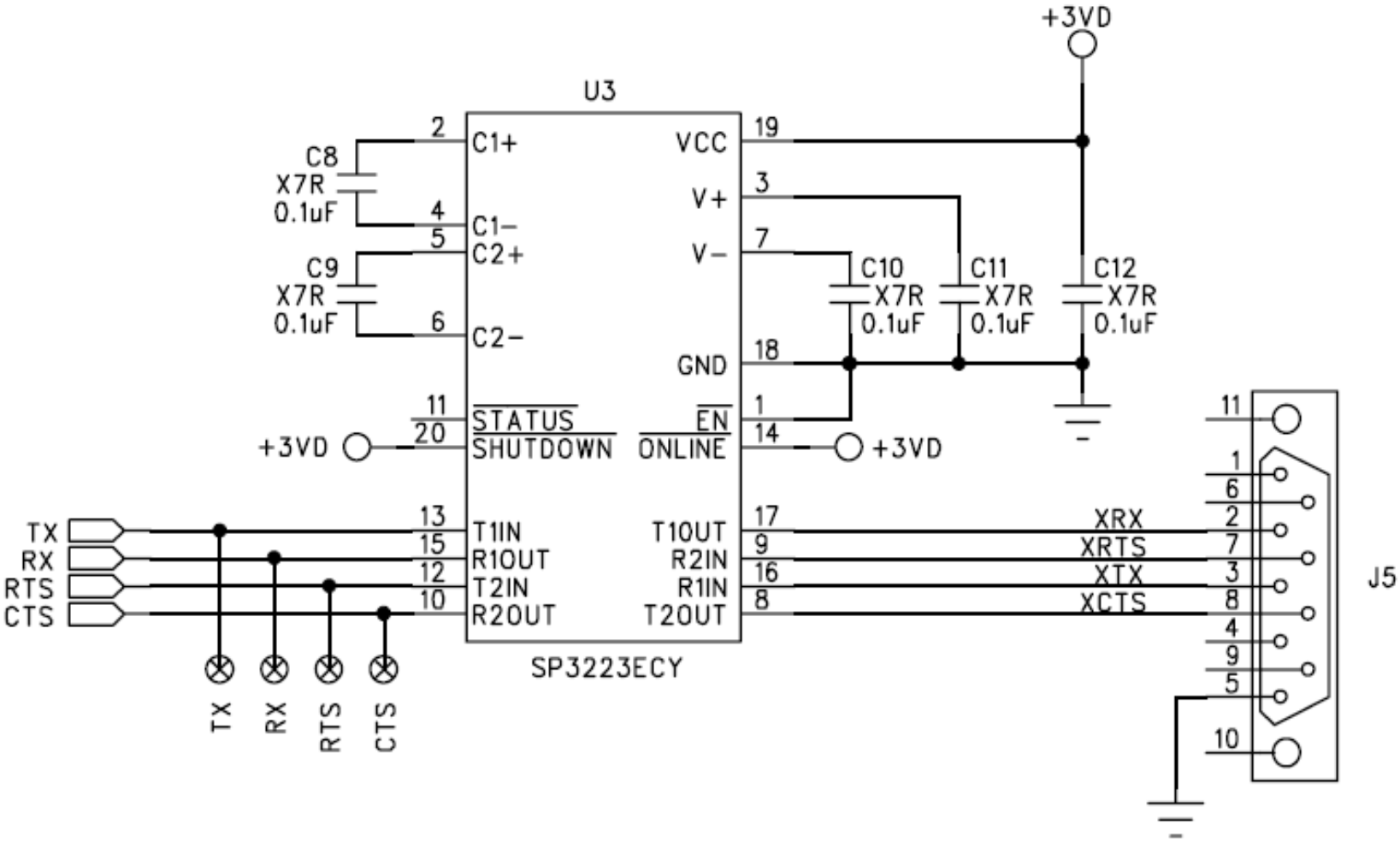
RS232

Begriffe- Spezifikation

- EIA232
- Spannungspegel
- Datenrahmen
- Datenrate
- Fehlerüberprüfung
- Stecker/Buchsen
- RS232 Wandlung in andere serielle Schnittstellen
- Probleme in der Praxis

RS232

Beispiel Layout



RS232

Beispiel FTDI 4232

HOCHSCHULE
FÜR ANGEWANDTE
WISSENSCHAFTEN · FH
MÜNCHEN
Fakultät für Feinwerk-
und Mikrotechnik,
Physikalische Technik

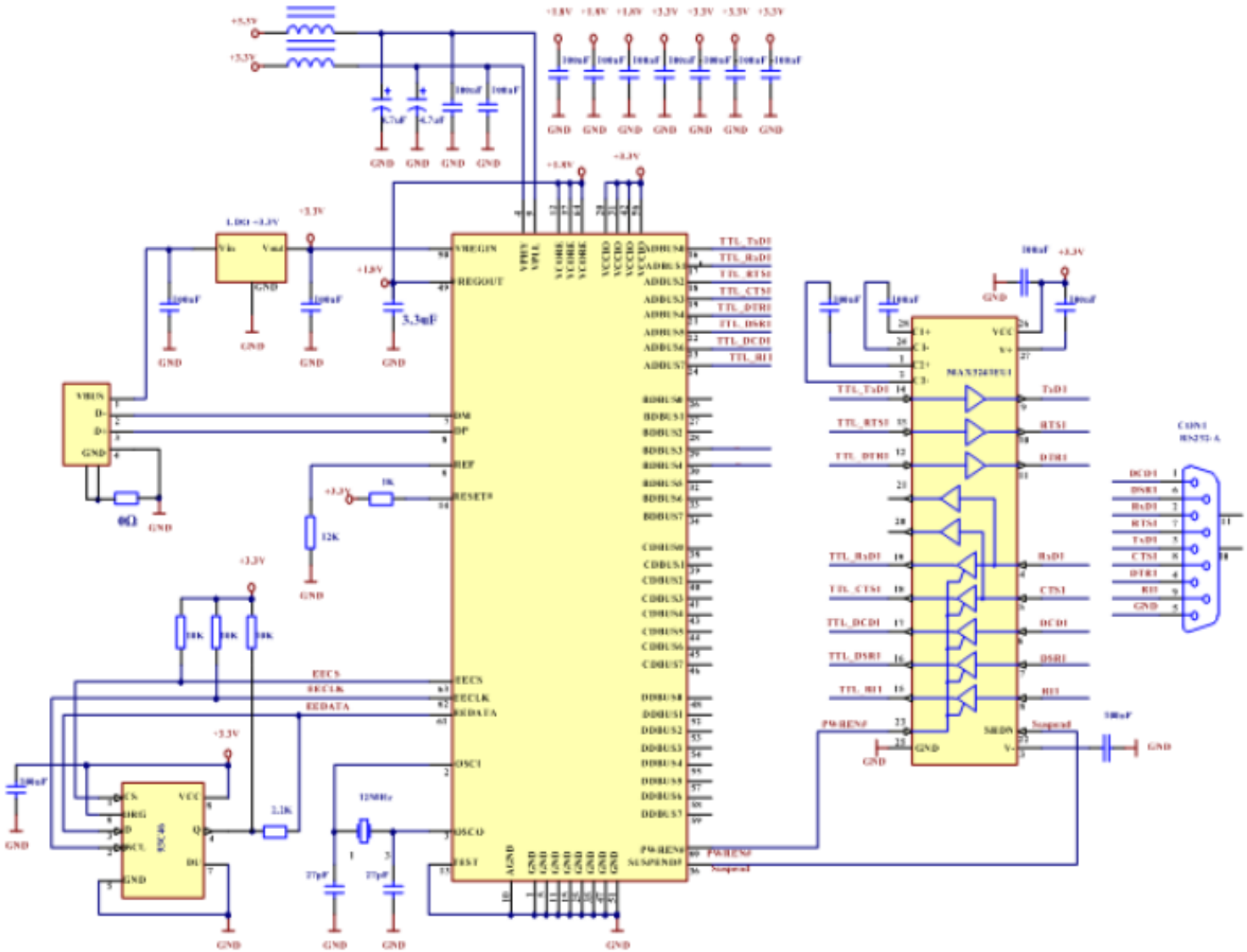


Figure 4.1 RS232 Configuration

RS232

Max. Kabellänge

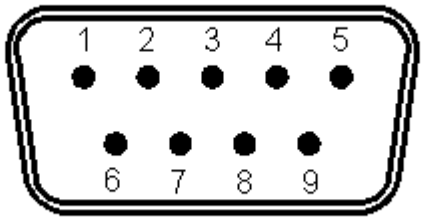
Maximale Kapazität 2500pF, bedeutet typisch:

Baudrate	*maximale Kabellänge (m)*
19200	15
9600	150
4800	300
2400	900

http://www.lammertbies.nl/download/ti-appl-slla067a.pdf :
veröffentlicht von Texas Instruments über allerlei praktische physikalische Aspekte heutiger Interfacesysteme, einschließlich einer Grafik in der die Leitungslänge und die Kommunikationsgeschwindigkeit im Verhältnis zueinander dargestellt sind.

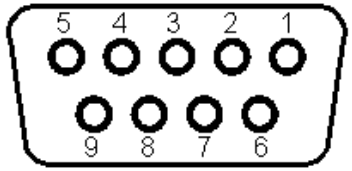
Standardschnittstelle (RS232)

Sub-D Stecker (männlich) 9 Pole



Sicht auf die Steckkontakte

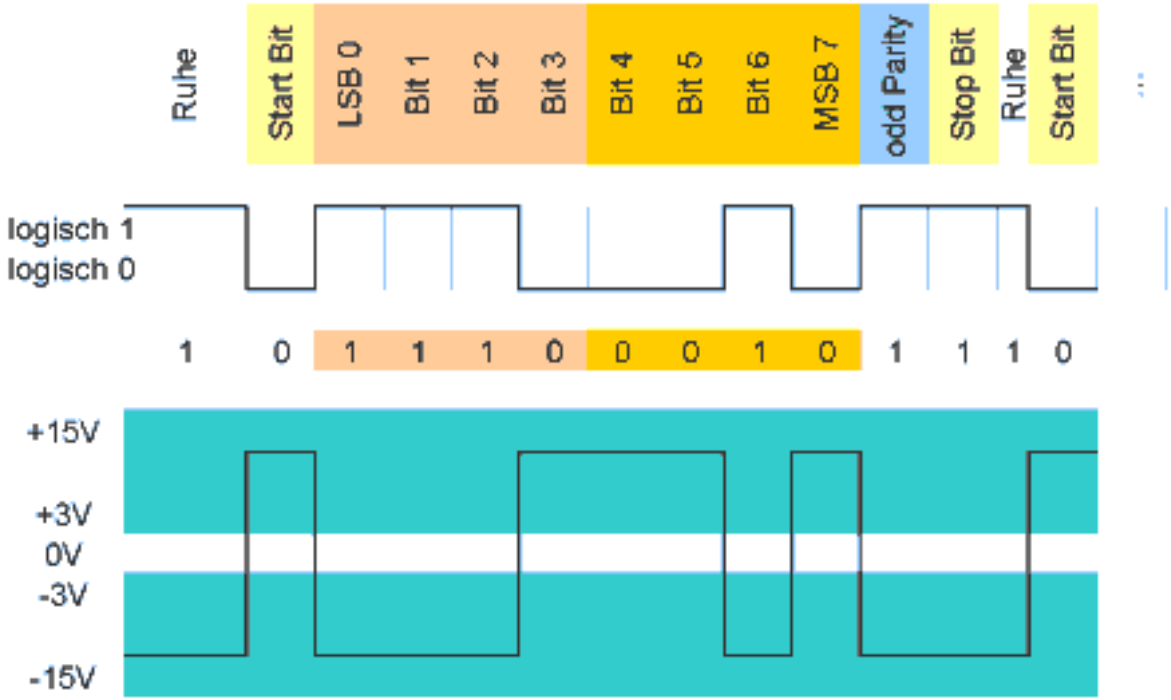
Sub-D Buchse (weiblich) 9 Pole



Sicht auf die Steckkontakte

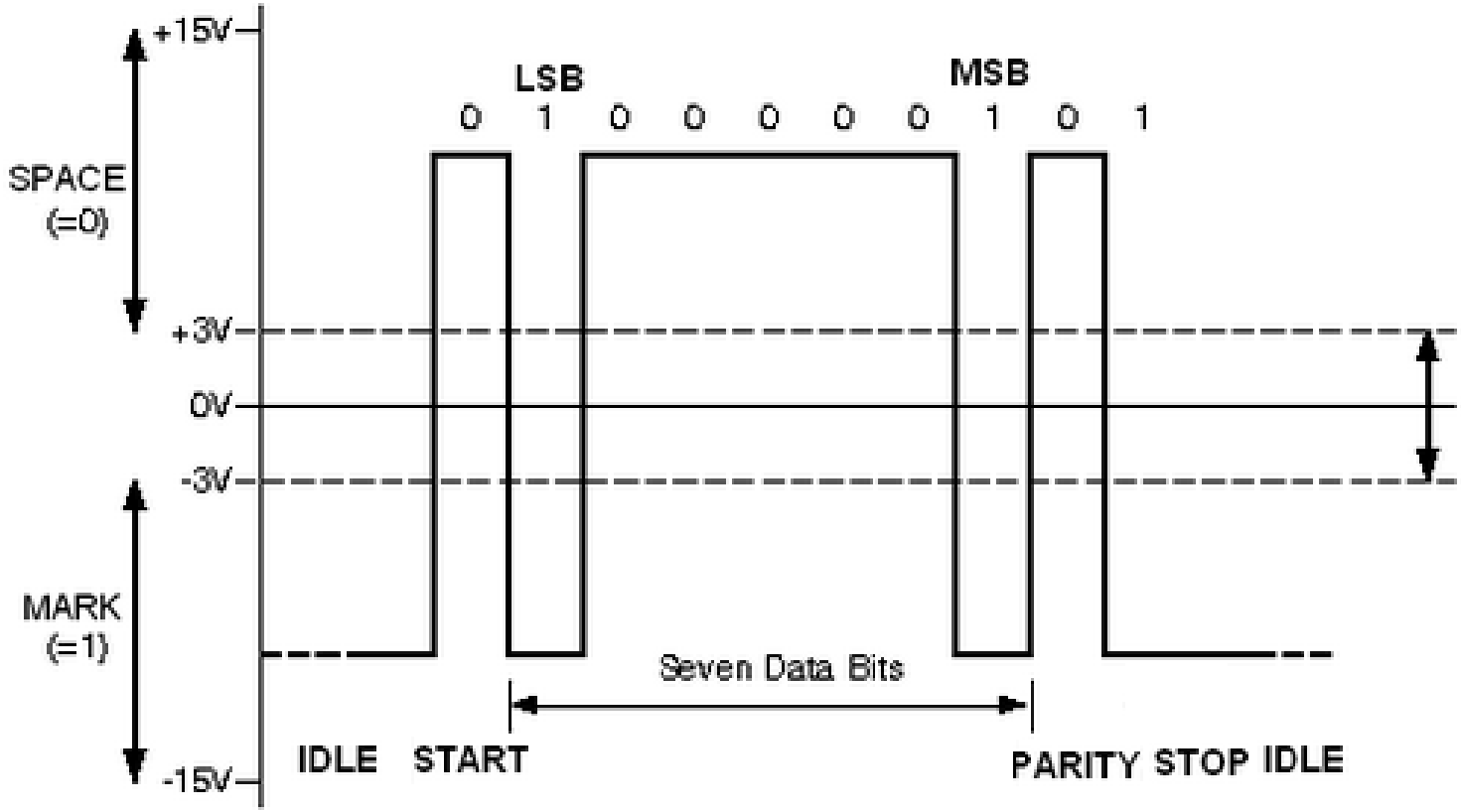
Syncronisation
Daten low & high
Check

9600 8O1 = 9600 Baud; 8 Datenbits; odd Parity; 1 Stopbit
ASCII "G" = $47 = 0100 0111



Wikipedia

Standardschnittstelle (RS232)



Wikipedia

ASCII Tabelle

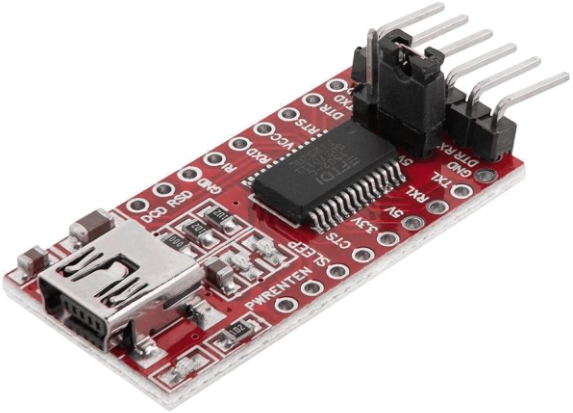
ASCII ist eine Abkürzung für (American Standard Code for Information Interchange). Dieser Standard hat sich bis heute bewährt. Dieser Standard definiert 128 Zeichen, die auf den Computern der westlichen Welt am häufigsten gebraucht werden. Dies beinhaltet beispielsweise alle Buchstaben des lateinischen Alphabeths, alle Ziffern und weitere Sonder- und Steuerzeichen.

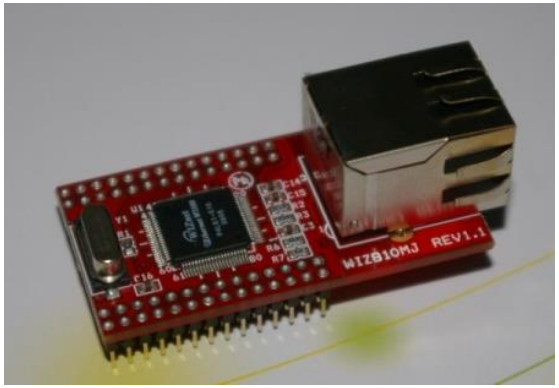
Dec	Hx	Oct	Char		Dec	Hx	Oct	Html	Chr	Dec	Hx	Oct	Html	Chr	Dec	Hx	Oct	Html	Chr
0	0	000	NUL	(null)	32	20	040		Space	64	40	100	@	@	96	60	140	`	`
1	1	001	SOH	(start of heading)	33	21	041	!	!	65	41	101	A	A	97	61	141	a	a
2	2	002	STX	(start of text)	34	22	042	"	"	66	42	102	B	B	98	62	142	b	b
3	3	003	ETX	(end of text)	35	23	043	#	#	67	43	103	C	C	99	63	143	c	c
4	4	004	EOT	(end of transmission)	36	24	044	$	$	68	44	104	D	D	100	64	144	d	d
5	5	005	ENQ	(enquiry)	37	25	045	%	%	69	45	105	E	E	101	65	145	e	e
6	6	006	ACK	(acknowledge)	38	26	046	&	&	70	46	106	F	F	102	66	146	f	f
7	7	007	BEL	(bell)	39	27	047	'	'	71	47	107	G	G	103	67	147	g	g
8	8	010	BS	(backspace)	40	28	050	(	(	72	48	110	H	H	104	68	150	h	h
9	9	011	TAB	(horizontal tab)	41	29	051	)	)	73	49	111	I	I	105	69	151	i	i
10	A	012	LF	(NL line feed, new line)	42	2A	052	*	*	74	4A	112	J	J	106	6A	152	j	j
11	B	013	VT	(vertical tab)	43	2B	053	+	+	75	4B	113	K	K	107	6B	153	k	k
12	C	014	FF	(NP form feed, new page)	44	2C	054	,	,	76	4C	114	L	L	108	6C	154	l	l
13	D	015	CR	(carriage return)	45	2D	055	-	-	77	4D	115	M	M	109	6D	155	m	m
14	E	016	SO	(shift out)	46	2E	056	.	.	78	4E	116	N	N	110	6E	156	n	n
15	F	017	SI	(shift in)	47	2F	057	/	/	79	4F	117	O	O	111	6F	157	o	o
16	10	020	DLE	(data link escape)	48	30	060	0	0	80	50	120	P	P	112	70	160	p	p
17	11	021	DC1	(device control 1)	49	31	061	1	1	81	51	121	Q	Q	113	71	161	q	q
18	12	022	DC2	(device control 2)	50	32	062	2	2	82	52	122	R	R	114	72	162	r	r
19	13	023	DC3	(device control 3)	51	33	063	3	3	83	53	123	S	S	115	73	163	s	s
20	14	024	DC4	(device control 4)	52	34	064	4	4	84	54	124	T	T	116	74	164	t	t
21	15	025	NAK	(negative acknowledge)	53	35	065	5	5	85	55	125	U	U	117	75	165	u	u
22	16	026	SYN	(synchronous idle)	54	36	066	6	6	86	56	126	V	V	118	76	166	v	v
23	17	027	ETB	(end of trans. block)	55	37	067	7	7	87	57	127	W	W	119	77	167	w	w
24	18	030	CAN	(cancel)	56	38	070	8	8	88	58	130	X	X	120	78	170	x	x
25	19	031	EM	(end of medium)	57	39	071	9	9	89	59	131	Y	Y	121	79	171	y	y
26	1A	032	SUB	(substitute)	58	3A	072	:	:	90	5A	132	Z	Z	122	7A	172	z	z
27	1B	033	ESC	(escape)	59	3B	073	;	;	91	5B	133	[	[	123	7B	173	{	{
28	1C	034	FS	(file separator)	60	3C	074	<	<	92	5C	134	\	\	124	7C	174			|
29	1D	035	GS	(group separator)	61	3D	075	=	=	93	5D	135	]	]	125	7D	175	}	}
30	1E	036	RS	(record separator)	62	3E	076	>	>	94	5E	136	^	^	126	7E	176	~	~
31	1F	037	US	(unit separator)	63	3F	077	?	?	95	5F	137	_	_	127	7F	177	&#127;	DEL

Standardschnittstelle (RS232)

Meistens wird die UART Schnittstelle in leistungsfähigere Schnittstellen gewande

- *Wandlung in USB*
  - *FTDI*
- *Wandlung in TCP/IP*
  - *Wiznet*
  - *Lantronix*
- *Feldbusse*
  - *RS422 und Konsorten*

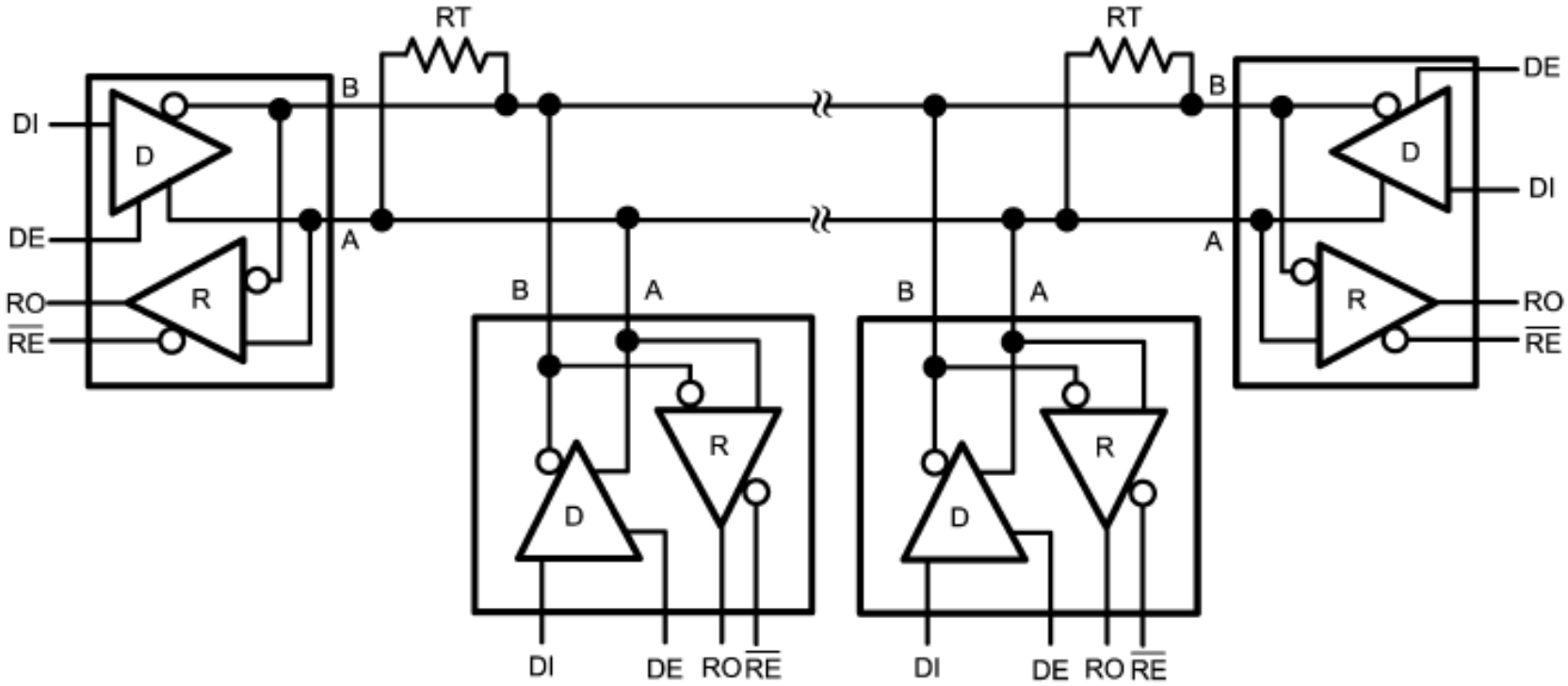




RS422 und Konsorten

Motivation

- Größere Kabellängen
- Störsichere Übertragung
- Aufbau von Bussystemen (Bild: Bustreiber 75ALS176 und RS485)



RS422 und Konsorten

Datenblatt LTC486

4 fach RS485 Treiber

LTC486

SWITCHING TIME WAVEFORMS

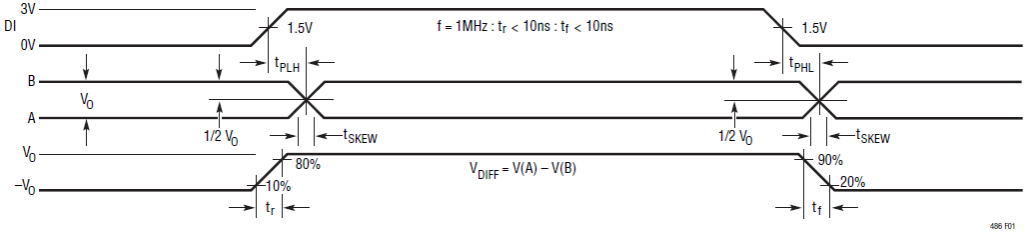
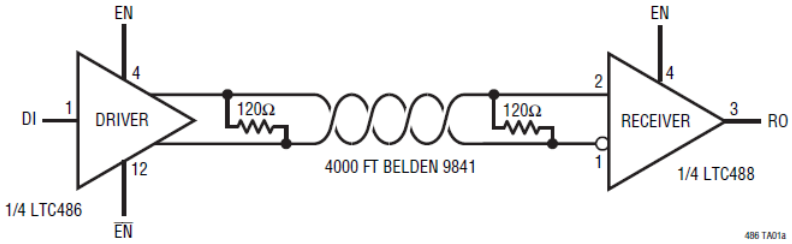
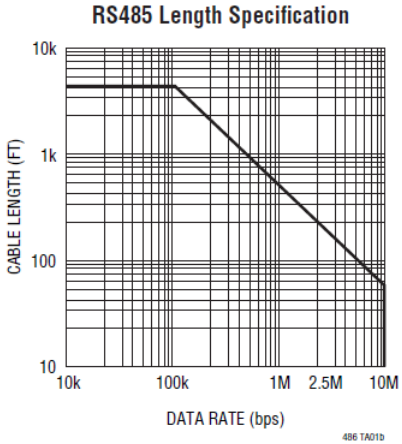


Figure 1. Driver Propagation Delays

TYPICAL APPLICATION

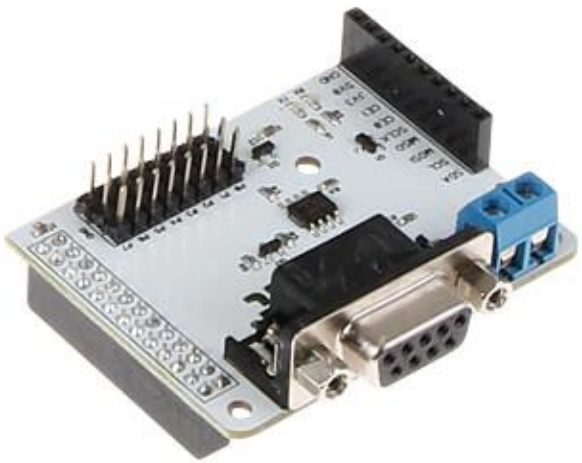




* APPLIES FOR 24 GAUGE, POLYETHYLENE DIELECTRIC TWISTED PAIR

RS422 und Konsorten

Raspi Shields

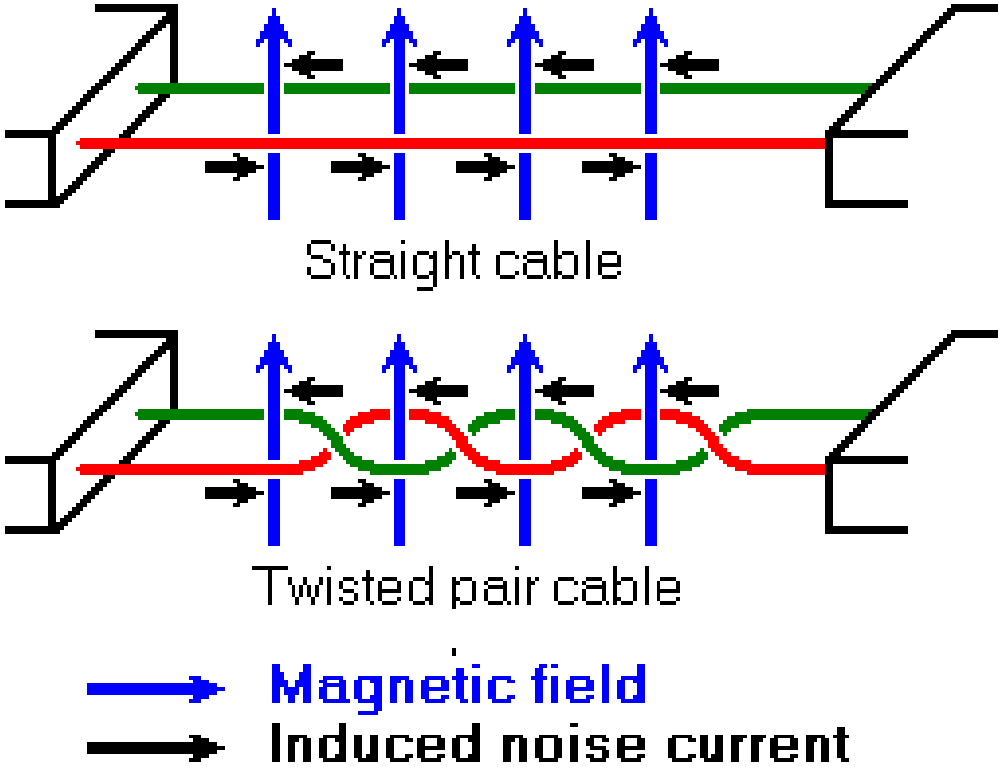


Antratek

Joy-It Reichelt

RS422 und Konsorten

Twisted Pair.....Weshalb?



RS422 und Konsorten

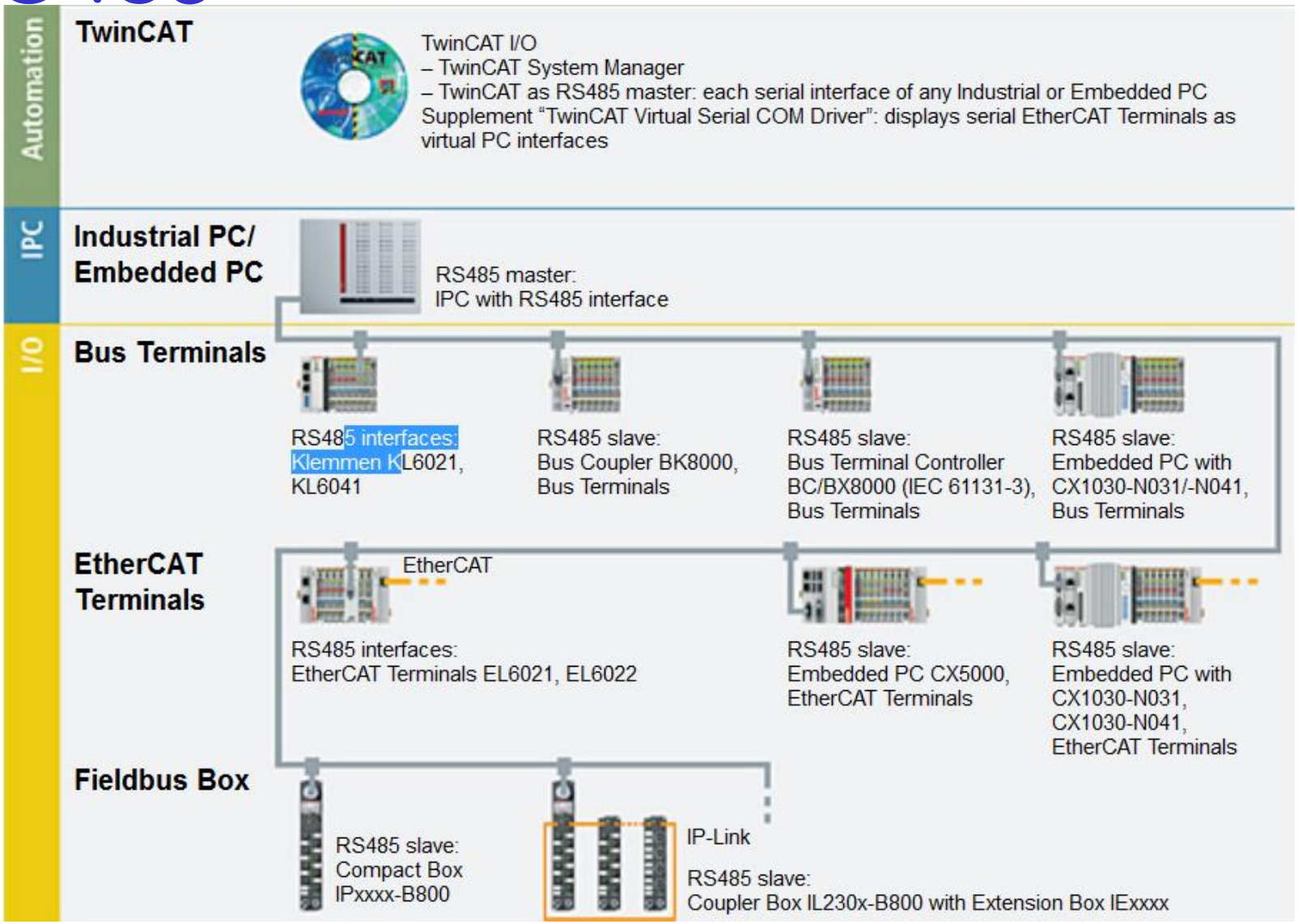
Vergleich der Parameter

Characteristics of RS232, RS422, RS423 and RS485

	RS232	RS423	RS422	RS485
Differential	no	no	yes	yes
Max number of drivers Max number of receivers	1 1	1 10	1 10	32 32
Modes of operation	half duplex full duplex	half duplex	half duplex	half duplex
Network topology	point-to-point	multidrop	multidrop	multipoint
Max distance (acc. standard)	15 m	1200 m	1200 m	1200 m
Max speed at 12 m Max speed at 1200 m	20 kbs (1 kbs)	100 kbs 1 kbs	10 Mbs 100 kbs	35 Mbs 100 kbs
Max slew rate	30 V/µs	adjustable	n/a	n/a
Receiver input resistance	3..7 kΩ	≧ 4 kΩ	≧ 4 kΩ	≧ 12 kΩ
Driver load impedance	3..7 kΩ	≧ 450 Ω	100 Ω	54 Ω
Receiver input sensitivity	±3 V	±200 mV	±200 mV	±200 mV
Receiver input range	±15 V	±12 V	±10 V	−7..12 V
Max driver output voltage	±25 V	±6 V	±6 V	−7..12 V
Min driver output voltage (with load)	±5 V	±3.6 V	±2.0 V	±1.5 V

RS485

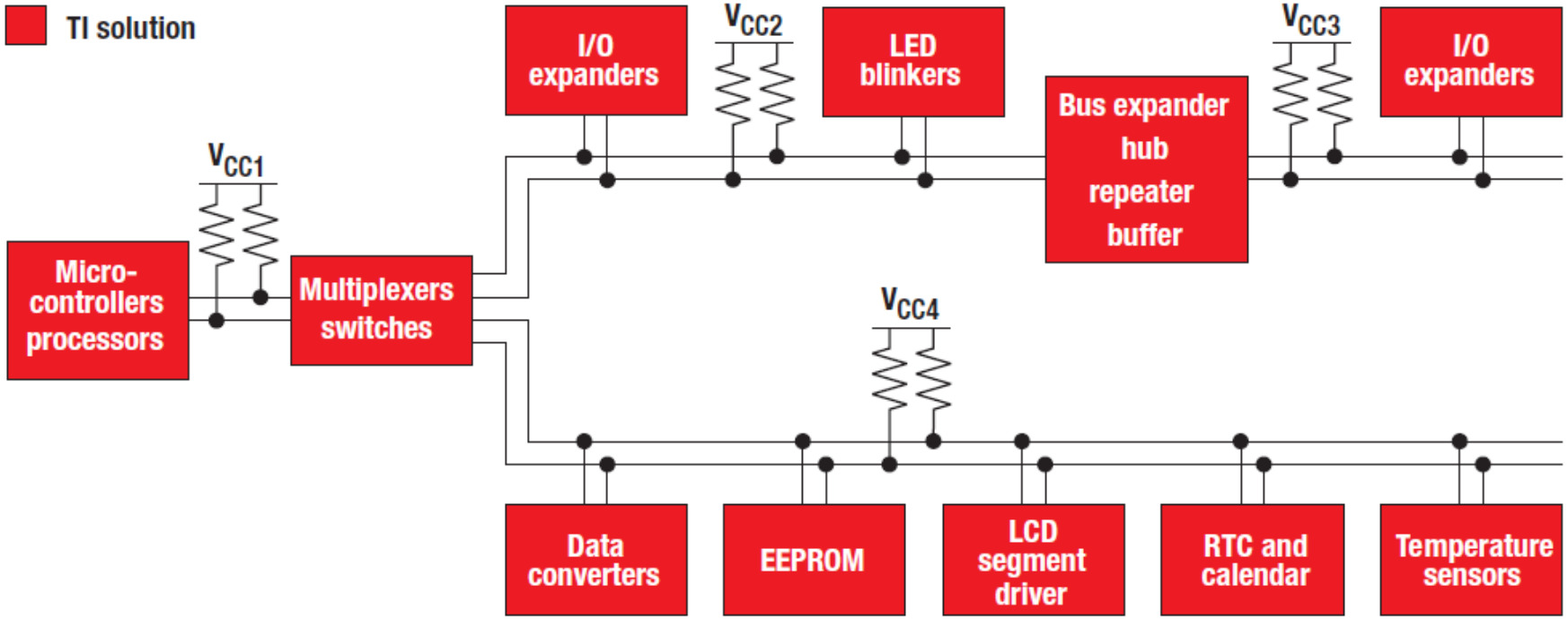
Typ. Anwendung : (Fa. Beckhoff)



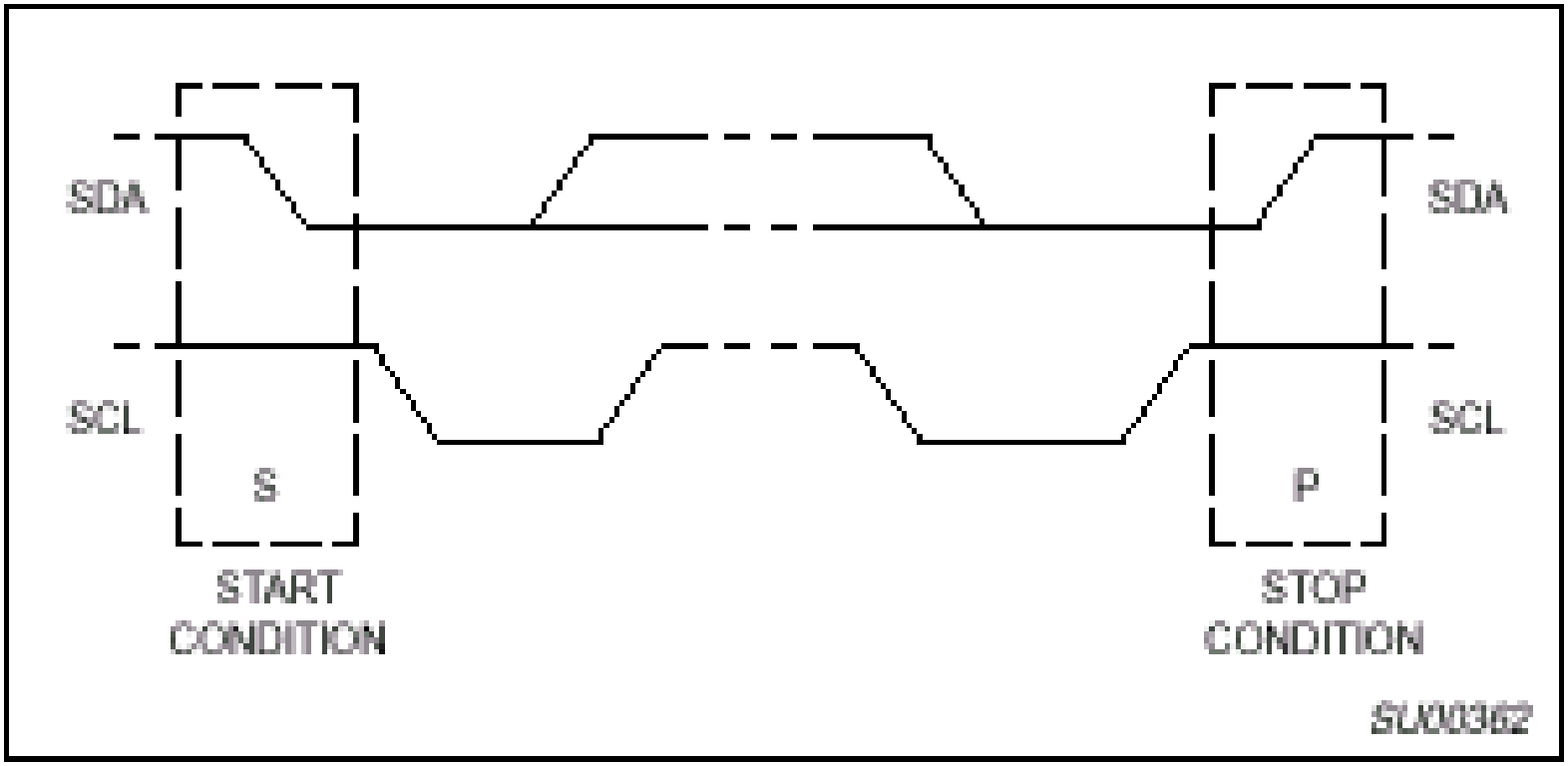
I2C Bus

- **I²C** oder **Inter-Integrated Circuit**
- Philips Semiconductors (NXP Semiconductors)
- serieller 2 Draht Datenbus
- kurze Distanzen und relativ langsam
- einfach zu programmieren
- weit verbreitet für serielle Datenübertragung zw. uC und
  - EEPROM
  - RTC
  - Sensoren
  - Displays

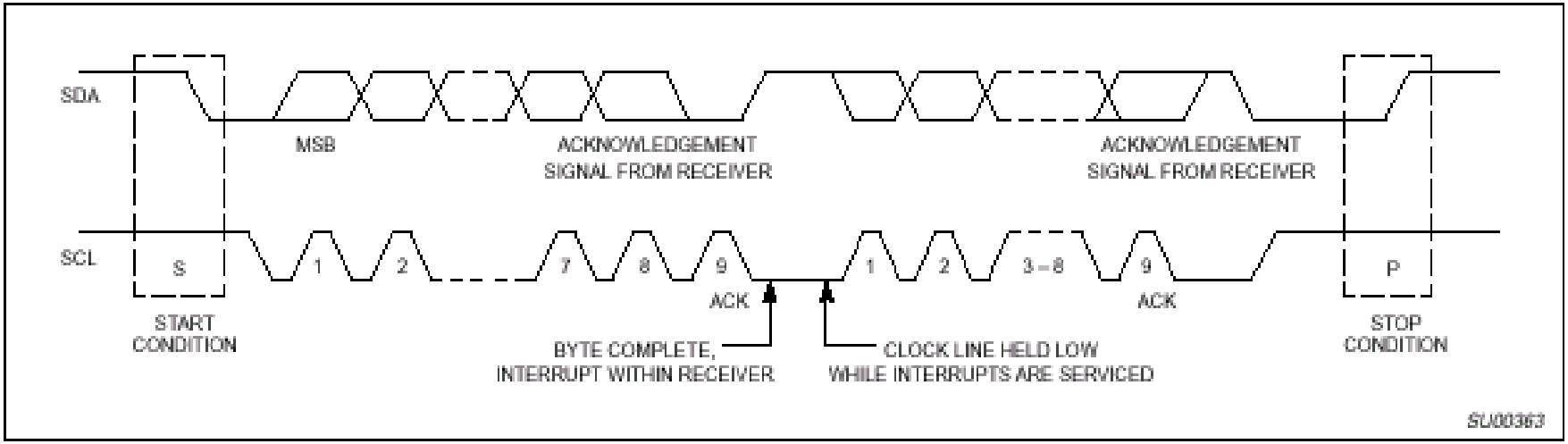
I2C Bus


TI solution
I/O expanders
VCC2
LED blinkers
VCC3
I/O expanders
Bus expander hub repeater buffer
VCC1
Micro-controllers processors
Multiplexers switches
VCC4
Data converters
EEPROM
LCD segment driver
RTC and calendar
Temperature sensors

I2C Bus

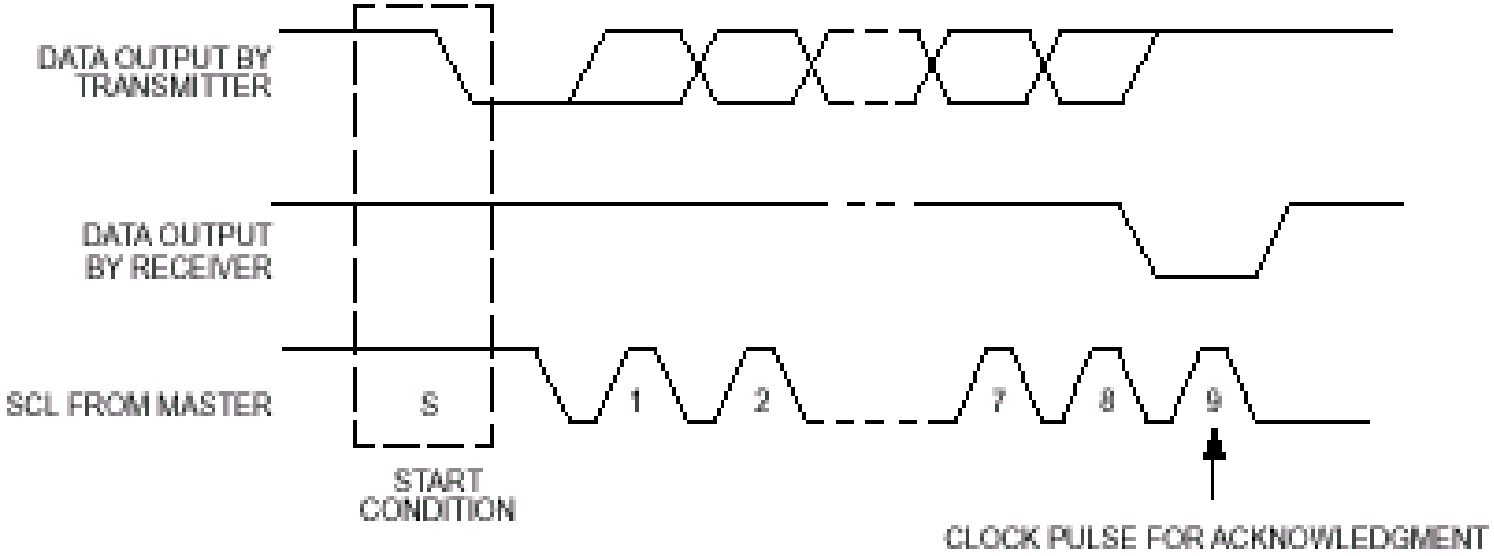


I2C Bus Datenübertragung



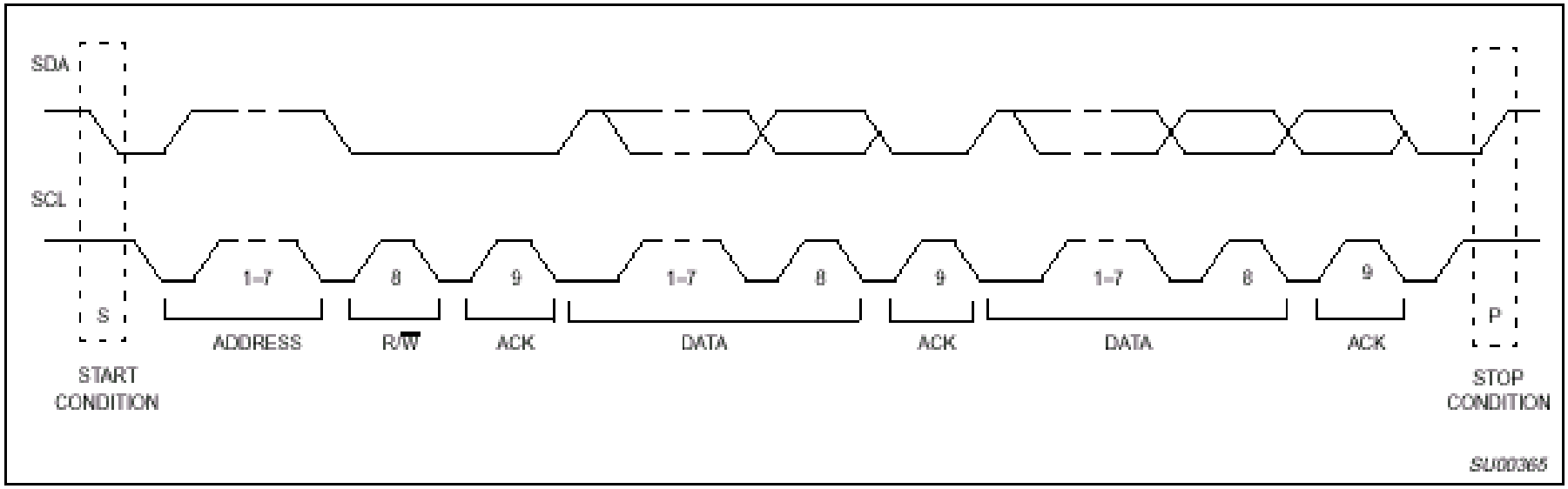
- ACK nachdem 8 Bit übertragen sind
- Anzahl Bytes unbegrenzt
- MSB wird zuerst übertragen
- Wait States durch SCL=0 vom Receiver

I2C Bus Acknowledge



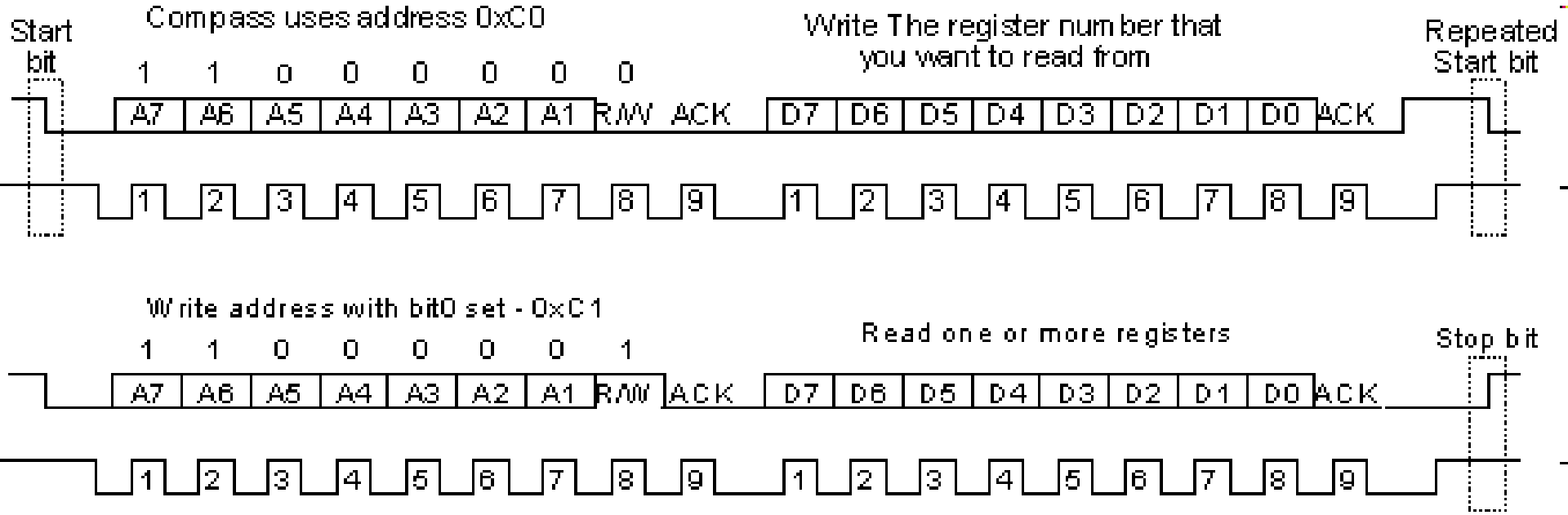
- ACK wird vom Master ausgelöst
- Receiver muss für Acknowledge SDA= 0 erzeugen
- Transmitter muss für Acknowledge SDA= 1 erzeugen
- Wait States durch SCL= 0 vom Receiver

I2C Bus Datentransfer

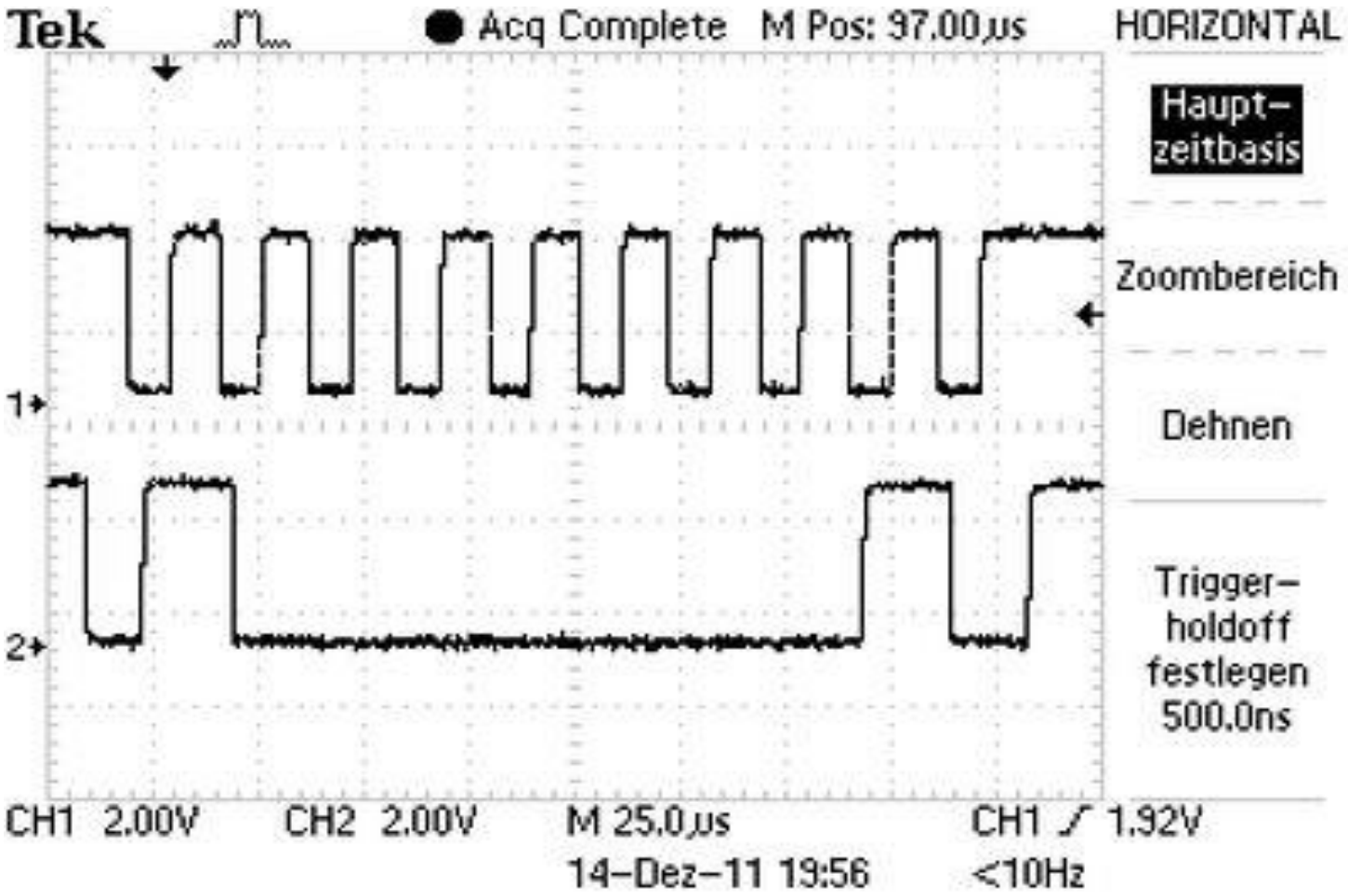


- 7-Bit Adresse
- R/W: 8. Bit für Richtungsumschaltung Read/Write
- 8 Bit Daten getrennt durch ACK

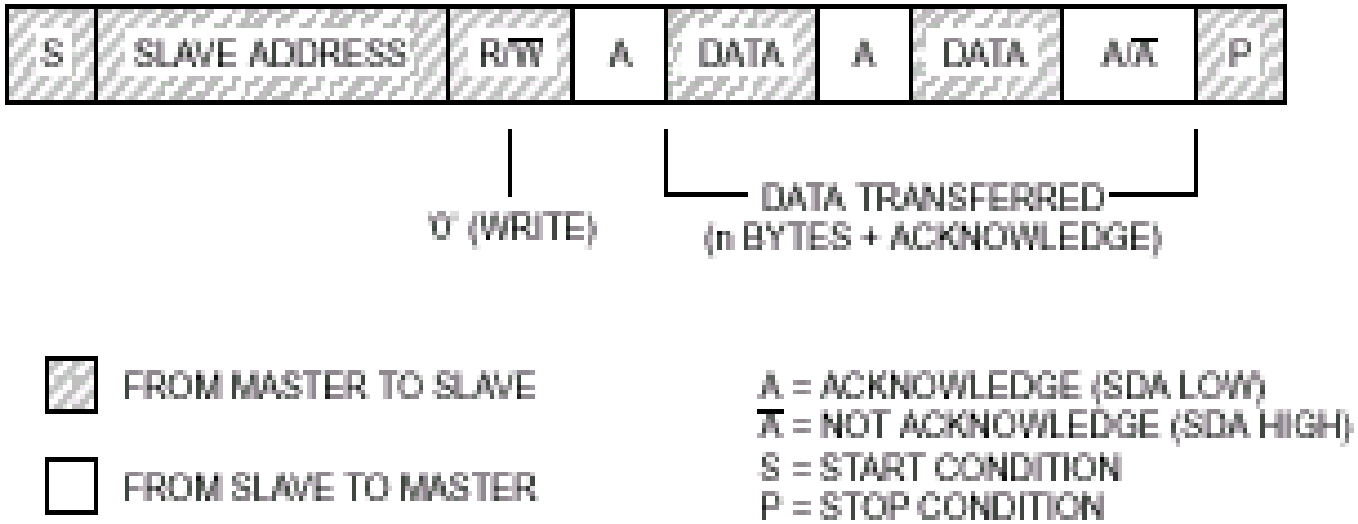
I2C Bus

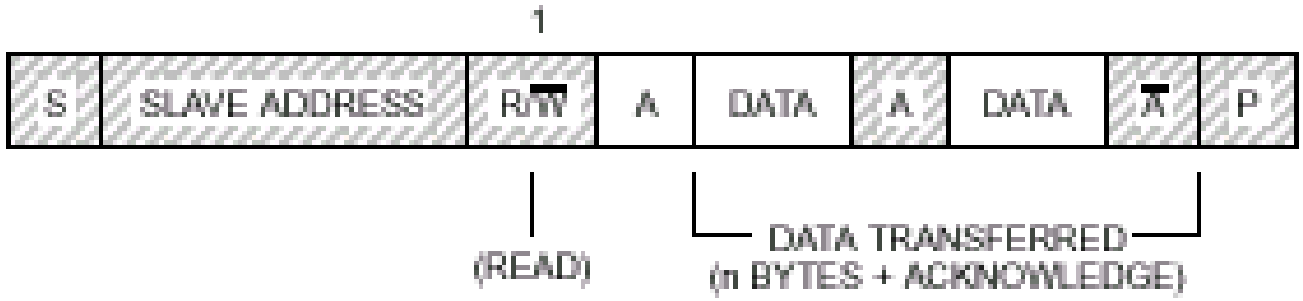

Start bit
Compass uses address 0xC0
1 1 0 0 0 0 0 0
A7 A6 A5 A4 A3 A2 A1 R/W ACK
Write The register number that you want to read from
D7 D6 D5 D4 D3 D2 D1 D0 ACK
Repeated Start bit
1 2 3 4 5 6 7 8 9 1 2 3 4 5 6 7 8 9
Write address with bit0 set - 0xC1
1 1 0 0 0 0 0 1
A7 A6 A5 A4 A3 A2 A1 R/W ACK
Read one or more registers
D7 D6 D5 D4 D3 D2 D1 D0 ACK
Stop bit
1 2 3 4 5 6 7 8 9 1 2 3 4 5 6 7 8 9

I2C Bus Oszisignal

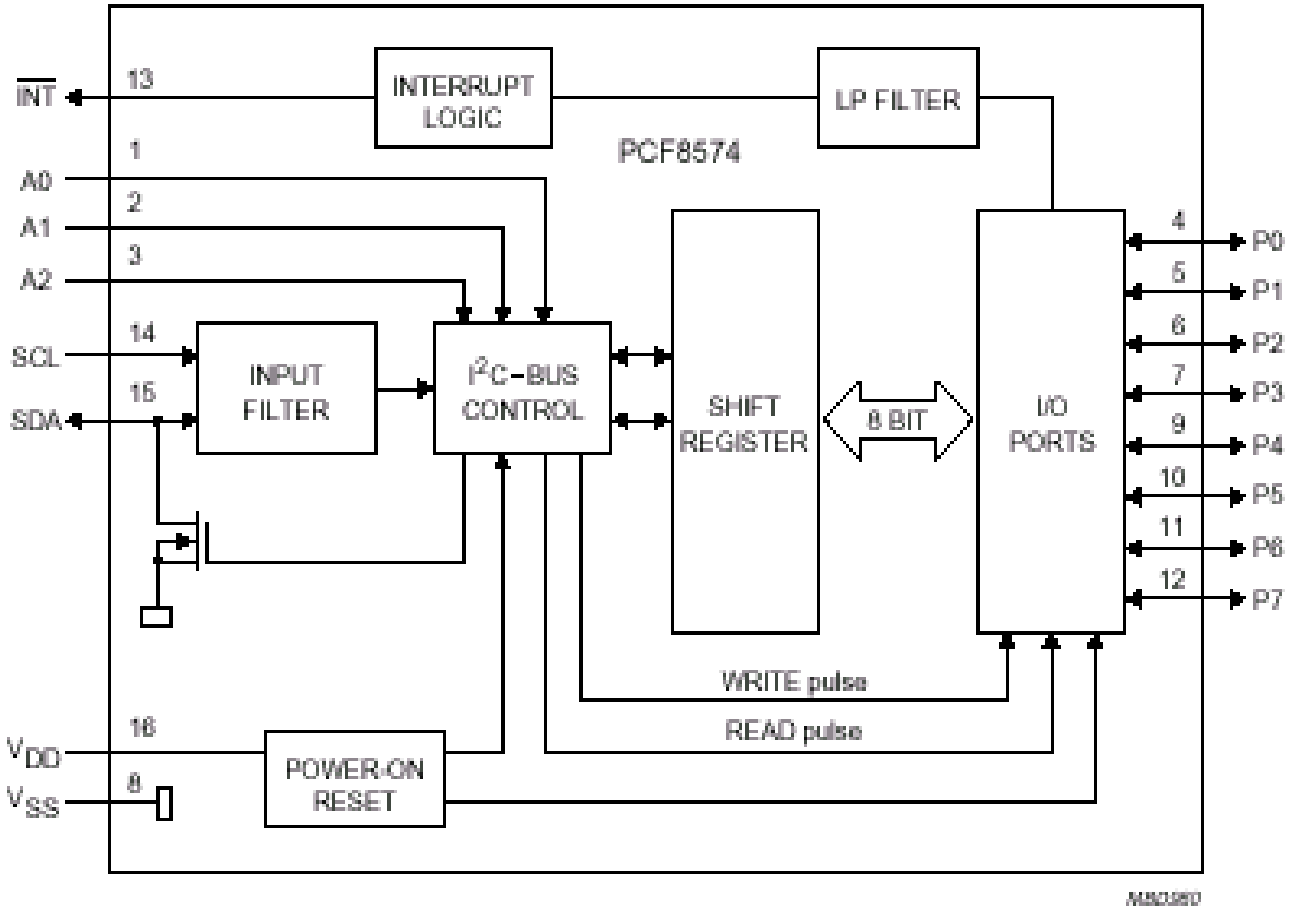


I2C Bus – Master- Modi





I2C Bus - Slave Adresse Beispiel



I2C Bus

VerschiedeneSpannungspegel-integriert

SCPS113J – OCTOBER 2004 – REVISED OCTOBER 2010 www.ti.com

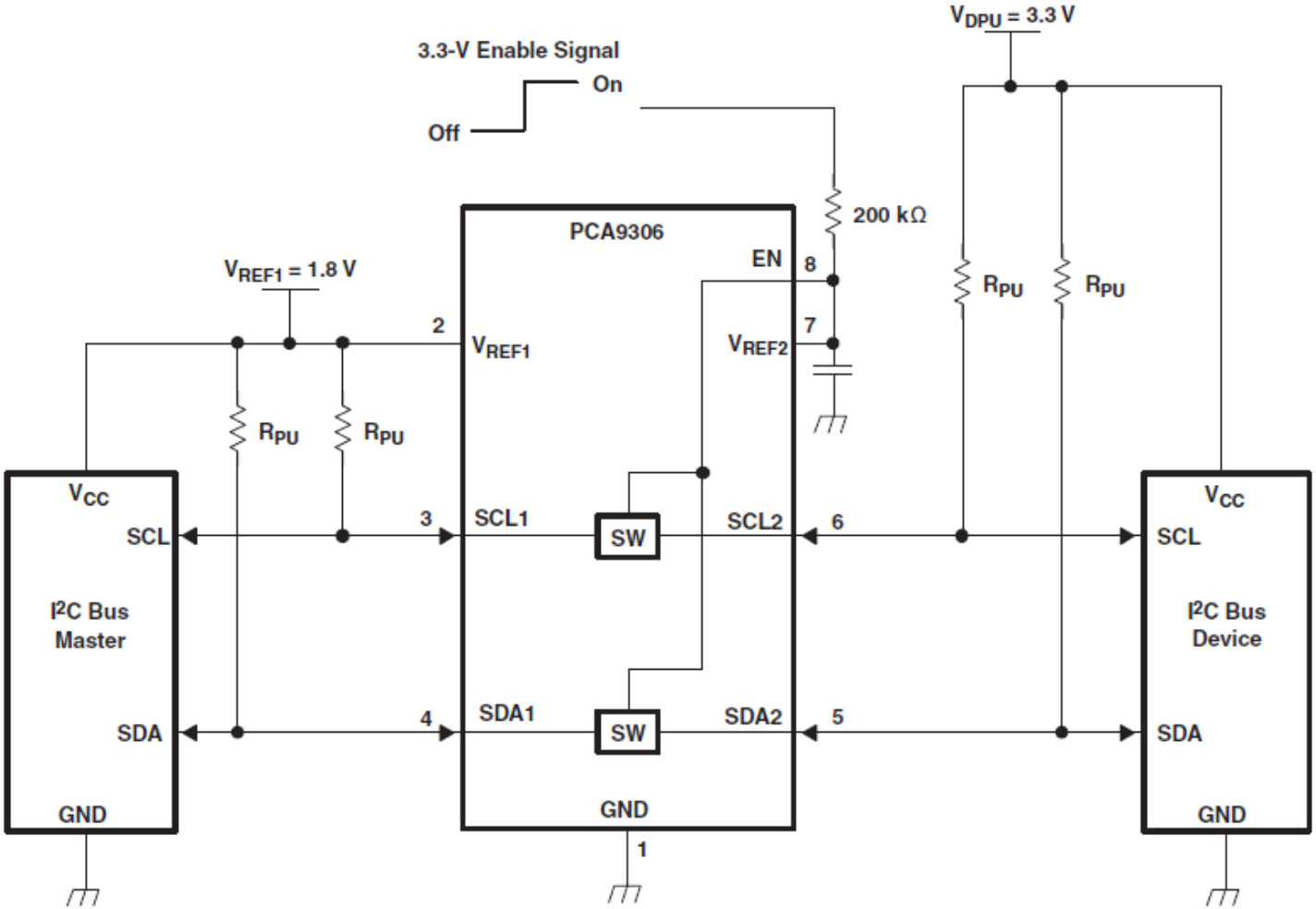


Figure 3. Typical Application Circuit (Switch Enable Control)

I2C Bus

Arbitrierung - Multimaster

CSMA/CA (Carrier Sense, Multiple Access, Collision Avoidance) –Verfahren: Bei diesem Verfahren schaut ein Master der Senden will, ob der Bus belegt ist (Carrier Sense). Wenn ein anderer Master senden will und hierzu eine „1“ ausgibt, aber eine „0“ zurückbekommt wird ihm signalisiert dass der Bus belegt ist und bricht die Übertragung ab. Da dies auf den sendenden Master keinen Einfluss hat wird dies *Mulitple Access with Collision Avoidance* genannt.

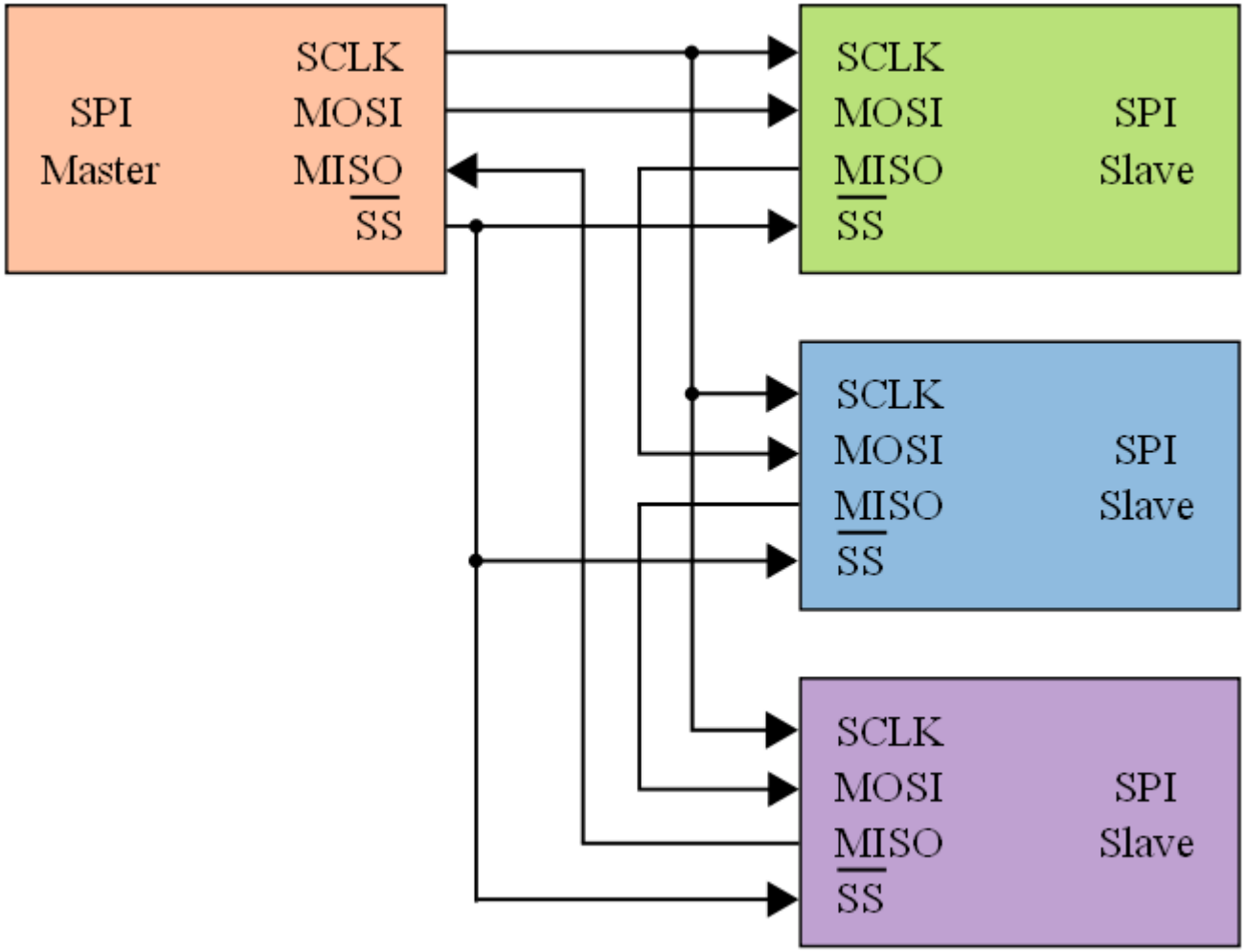
Im Gegensatz hierzu steht CSMA/CD (… Collision Detection) wobei bei dem zuvor beschriebenen Fall beide Master den Bus freigeben müssen.

SPI Bus

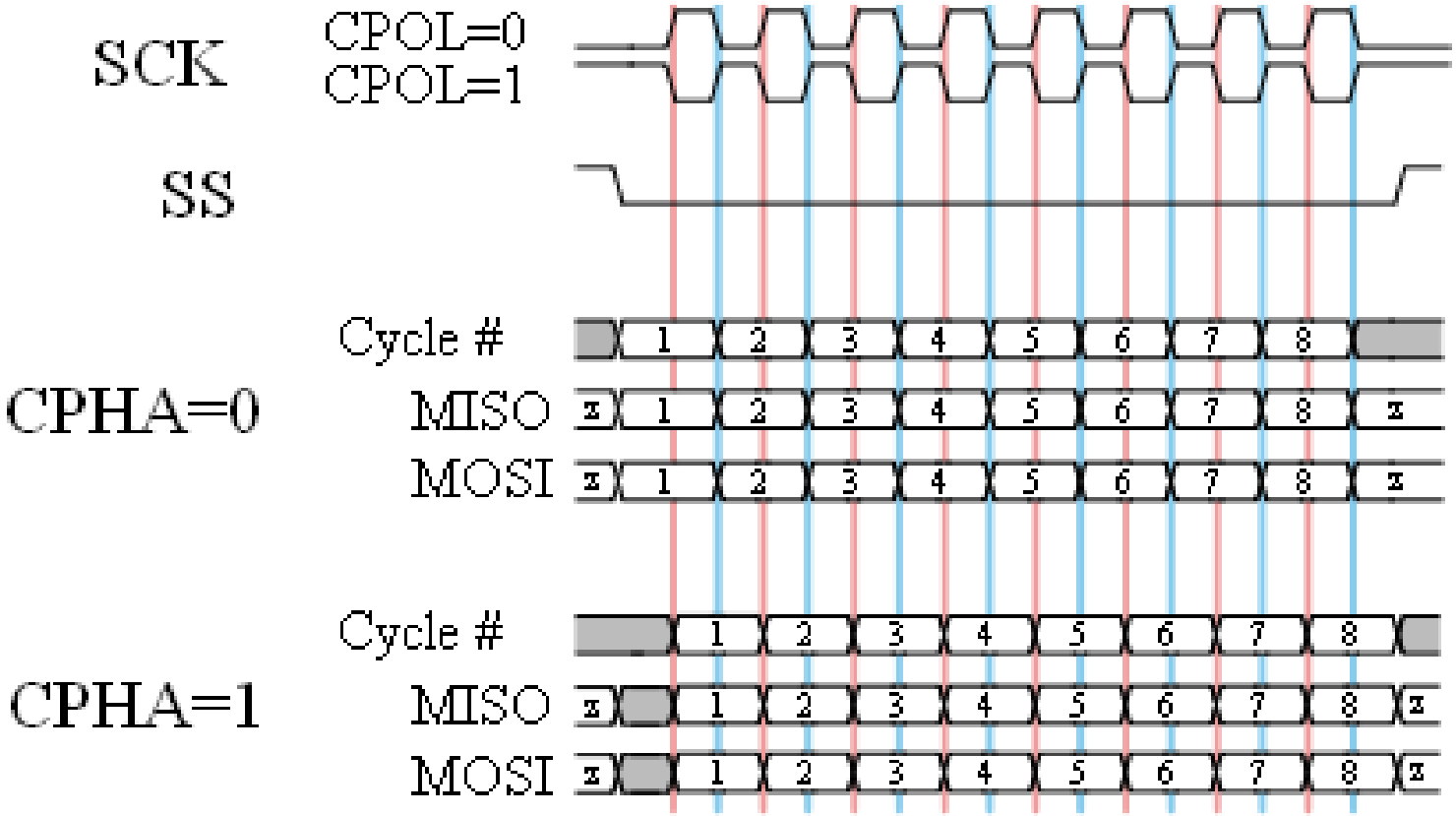
- **SPI** oder **Serial Peripheral Interface**
- Motorola
- serieller Datenbus
- kurze Distanzen und relativ langsam
- einfach zu programmieren
- weit verbreitet für serielle Datenübertragung zw. uC und
  - EEPROM
  - RTC
  - Sensoren
  - Displays

SPI

Daisy-Chain

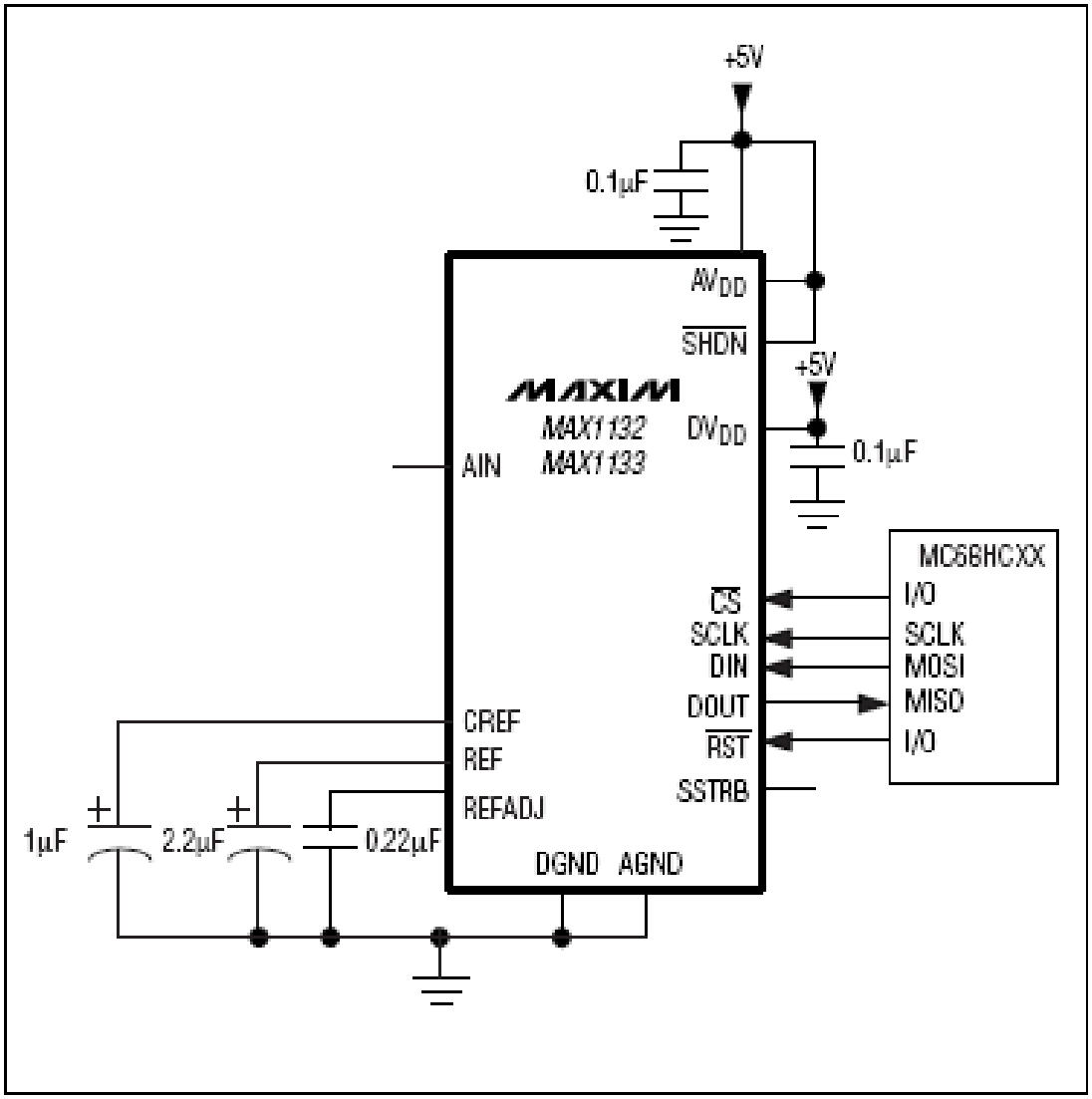


SPI


SCK
CPOL=0
CPOL=1
SS
Cycle #
CPHA=0
MISO
MOSI
Cycle #
CPHA=1
MISO
MOSI

SPI

ADC mit SPI



SPI

Fallbeispiel Max1133
Zeitdiagramm für Schreiben + Lesen

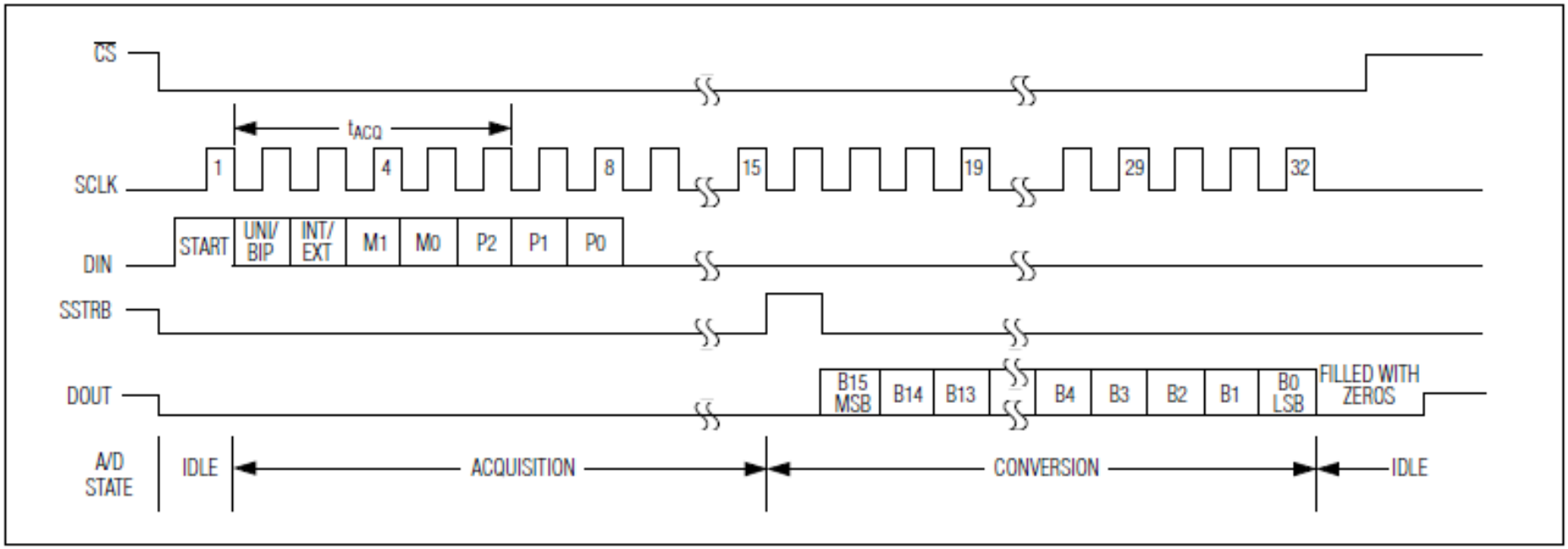


Figure 3. Long Acquisition Mode (32-Clock Cycles) External Clock, Bipolar Mode

SPI + I2C

Vergleich I2C und SPI

- SPI
  - Geeignet für Kommunikation auf Boardebene mit niedrigen Distanzen
  - Vollduplex – beide Parteien können gleichzeitig senden
  - Hohe Geschwindigkeit bis typischerweise 10 MHz
  - Slave Select wird für die Auswahl von Komponenten verwendet
  - Drei Leitungen und mehrere Slave-Select Leitungen bei Sterntopologie notwendig (viele Pins am Microcontroller benötigt!)
- I2C
  - Geeignet für Kommunikation auf Boardebene mit niedrigen Distanzen
  - Halbduplex – nur eine Partei kann gleichzeitig senden
  - Geringe Geschwindigkeit bei typischerweise 400 KHz
  - Jeder Baustein benötigt eindeutige Adresse
  - Nur zwei Leitungen notwendig